



**Нижегородский государственный университет  
им. Н.И.Лобачевского**

*Факультет Вычислительной математики и кибернетики*

***Параллелизм  
как основа архитектуры ВС***

**Раздел 8**

**Классификация архитектур ВС**

Кудин А.В., к.т.н.

# Содержание

---

- Классы вычислительных систем
- Эволюция и тенденции развития микропроцессорных архитектур



# Классификации архитектур ВС

Классификация Флинна: единственность или множественность потоков данных и команд

Классификация Флинна: Дополнения Ванга и Бриггса: конкретизация классов SISD, SIMD, MIMD

Классификация Фенга: две простые численные характеристики параллелизма (пословный и поразрядный параллелизм)

Классификация Шора: шесть "типичных архитектур" вычислительных систем

Классификация Хендлера: количественное описание параллелизма на трех различных уровнях обработки данных (выполнение программы, выполнение команд, обработка битов)

Классификация Хокни: конкретизация класса MIMD

Классификация Шнайдера: конкретизация класса SIMD (основная идея - выделение этапов выборки и непосредственно исполнения в потоках команд и данных)

Классификация Джонсона: четыре класса MIMD-компьютеров (компьютеры с общей или распределенной памятью, программируемые с помощью передачи сообщений или разделяемых переменных)

Классификация Базу: последовательность решений, принятых на этапе проектирования архитектуры

Классификация Кришнамарфи: четыре качественные характеристики параллелизма (степень гранулярности параллелизма, способ реализации, топология и природа связи процессоров, способ управления процессорами)

Классификация Скилликорна: описание архитектуры компьютера как абстрактной структуры, состоящей из компонент 4 типов (процессор команд, процессор данных, иерархия памяти, коммутатор)

Классификация Дазгупты: построение схем архитектур из семи базовых понятий

Классификация Дункана

<http://www.parallel.ru/>



# Классификация Флинна

Flynn M. (1966)

		Data Stream	
		Single	Multiple
Instruction Stream	Single	<b>SISD</b>	<b>SIMD</b>
	Multiple	<b>MISD</b>	<b>MIMD</b>

Flynn M.J. "Very High-Speed Computing System", Proceedings IEEE, #54, 1966



# Классы вычислительных систем

**SIMD:** **векторные процессоры** (операнд: скаляр или вектор)  
**матричные процессоры** (массив процессоров с единым потоком команд)  
**архитектура VLIW** (Very Long Instruction Word)  
▶ **EPIC** (Explicitly Parallel Instruction Computing)

**MIMD:** **системы с общей памятью**  
(tightly coupled)  
▶ **Multi-Core Platforms**  
▶ **SMP** (Symmetric Multiprocessor)  
**системы с распределённой памятью**  
(loosely coupled)  
▶ **Кластерные системы**  
▶ **MPP** (Massively Parallel Processing)

масштабируемость  
отказоустойчивость

Stallings W. "Computer Organization and Architecture", 5<sup>th</sup> Edition, Prentice Hall, 1999  
Zomaya Y. "Parallel and Distributed Computing Handbook", McGraw, 1997



# SMP и MPP



# Симметричное мультипроцессирование (SMP)

**Архитектура.** Система состоит из нескольких однородных процессоров и массива общей памяти. Все процессоры имеют доступ к любой точке памяти с одинаковой скоростью. Процессоры подключены к памяти либо с помощью общей шины, либо с помощью crossbar-коммутатора. Аппаратно поддерживается когерентность кешей.

**Примеры:** HP 9000 V-class, N-class; SMP-сервера и рабочие станции на базе процессоров Intel (IBM, HP, Compaq, Dell, ALR, Unisys, DG, Fujitsu).

**Масштабируемость.** Наличие общей памяти сильно упрощает взаимодействие процессоров между собой, однако накладывает существенные ограничения на их число – не более 32 в реальных системах.

**Операционная система.** Вся система работает под управлением единой ОС, которая автоматически распределяет процессы по процессорам.

**Модель программирования.** Программирование в модели общей памяти (POSIX threads, OpenMP).



# Массивно-параллельные системы (MPP)

**Архитектура.** Система состоит из однородных вычислительных узлов, включающих один или несколько центральных процессоров, локальную память (прямой доступ к памяти других узлов невозможен), коммуникационный процессор. К системе могут быть добавлены специальные узлы ввода-вывода и управляющие узлы. Узлы связаны через некоторую коммуникационную среду.

**Примеры:** IBM RS/6000 SP2, Intel PARAGON/ASCI Red, CRAY T3E, Hitachi SR8000, транспьютерные системы Parsytec.

**Масштабируемость.** Общее число процессоров в реальных системах достигает нескольких тысяч (ASCI Red, Blue Mountain).

**Операционная система.** Полноценная ОС работает только на управляющей машине. На каждом узле работает сильно урезанный вариант ОС, обеспечивающий только работу расположенной в нем ветви параллельного приложения.

**Модель программирования.** Программирование в рамках модели передачи сообщений (MPI, PVM, BSPlib).





# Кластерные системы

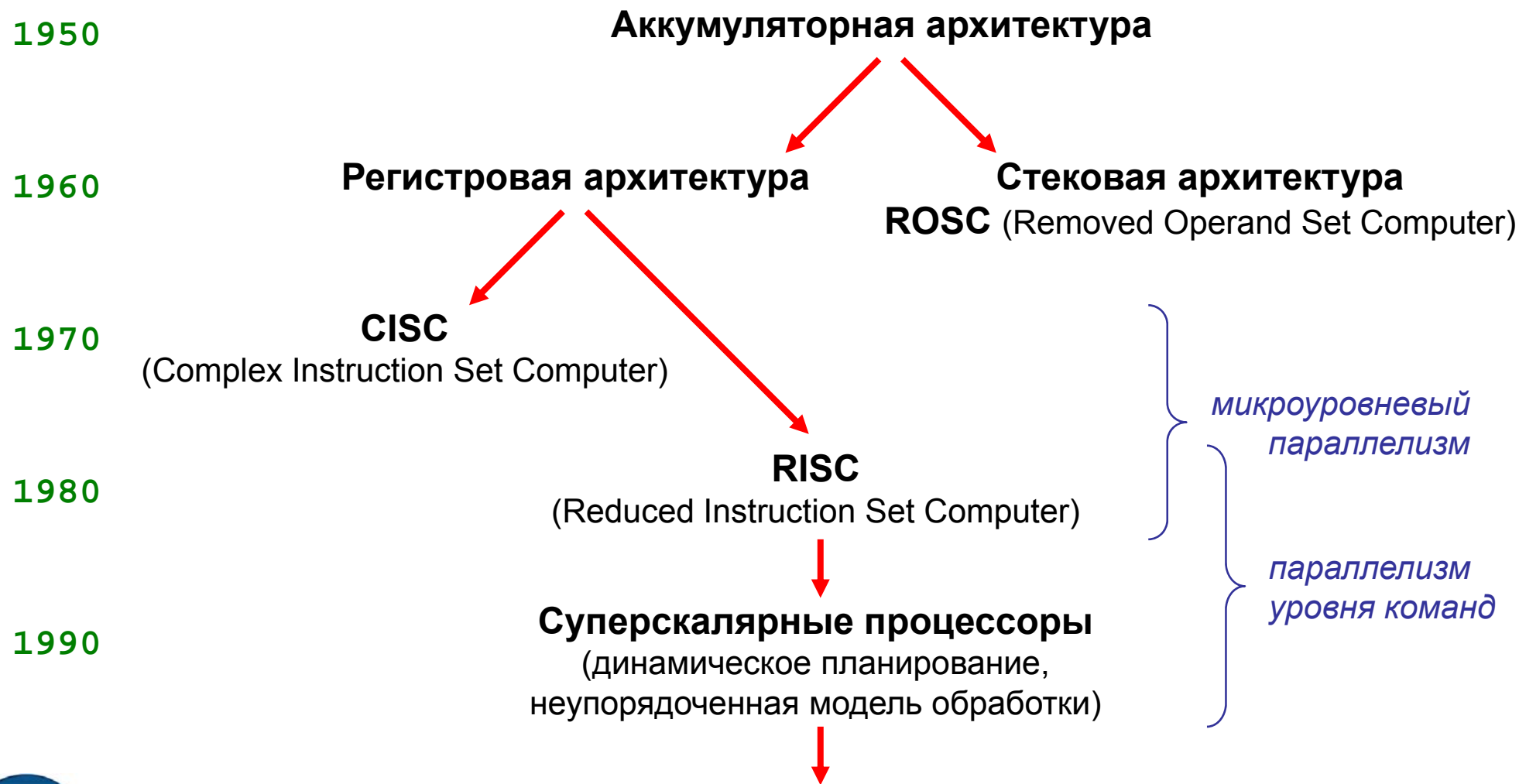
**Архитектура.** Набор рабочих станций (или даже ПК) общего назначения используется в качестве дешевого варианта массивно-параллельного компьютера. Для связи узлов используется одна из стандартных сетевых технологий на базе шинной архитектуры или коммутатора.

**Операционная система.** На каждом узле работает стандартная для рабочих станций ОС вместе со специальными средствами поддержки параллельного программирования и распределения нагрузки.

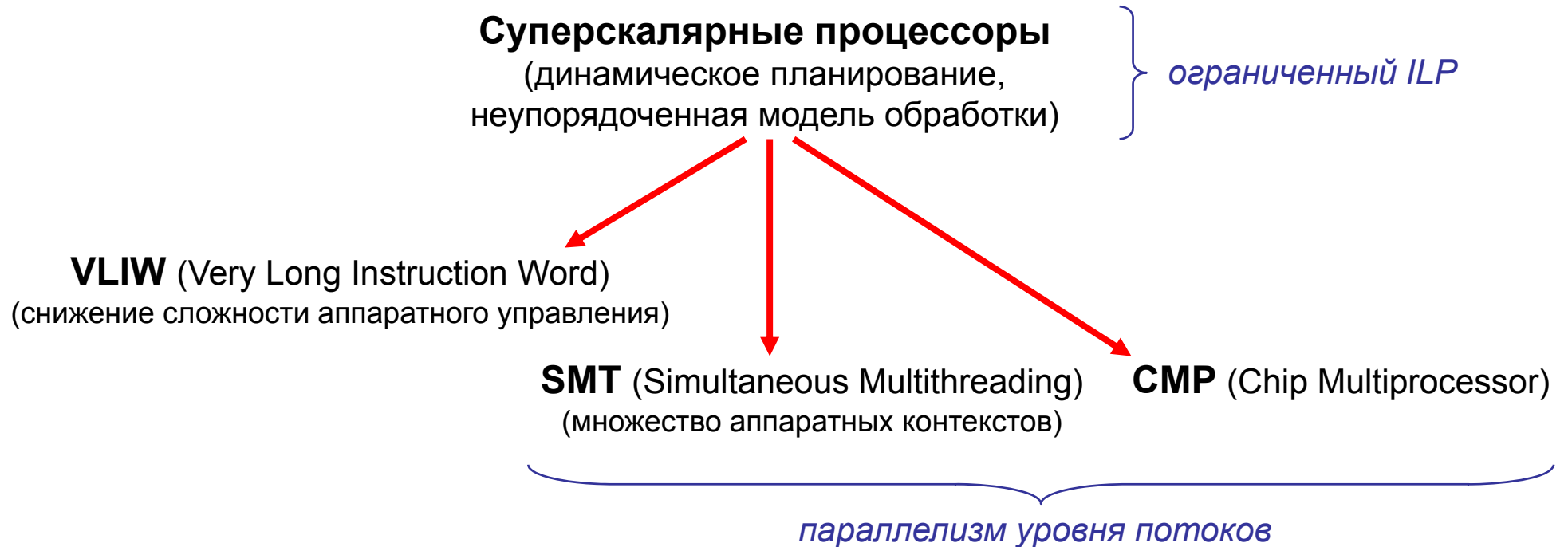
**Модель программирования.** Программирование в рамках модели передачи сообщений (MPI). Дешевизна подобных систем обуславливает большие накладные расходы на взаимодействие параллельных процессов между собой, что сильно сужает класс решаемых задач.



# Эволюция микропроцессорных архитектур



# Тенденции развития GPP



# Вопросы для обсуждения

- ❑ На каком этапе эволюции отказались от принципов фон-неймановской архитектуры?
- ❑ Охарактеризуйте роль эволюции ISA в развитии архитектур параллельных систем
- ❑ Охарактеризуйте эволюцию ISA с точки зрения проблемы семантического разрыва
- ❑ Почему ветви RISC и CISC безжизненны?
- ❑ Какова роль техники Code Morphing в эволюции ISA?
- ❑ Чем обусловлено возрождение интереса к стековой архитектуре?



# Следующая тема

---

## □ Векторное процессирование

